



PAT-NO: JP406053919A
DOCUMENT-IDENTIFIER: JP 06053919 A
TITLE: AUTOMATIC OUTPUT CONTROLLER FOR TDMA
TRANSMITTER
PUBN-DATE: February 25, 1994

INVENTOR-INFORMATION:
NAME
YONEDA, HIROHIKO

ASSIGNEE-INFORMATION:
NAME KYOCERA CORP
COUNTRY
N/A

APPL-NO: JP04225109
APPL-DATE: July 31, 1992

INT-CL (IPC): H04J003/00, H04B007/15
US-CL-CURRENT: 370/348, 370/FOR.159

ABSTRACT:

PURPOSE: To suppress the extent of a transmission spectrum by sampling a voltage equivalent to the mean value of output level while a TDMA transmitter is turned ON, and comparing it with a reference voltage while the TDMA transmitter is turned OFF.

CONSTITUTION: An output signal is transmitted through a coupler 2, and outputted from an antenna 15. The secondary output signal of the coupler 2 is inputted through a detector circuit 3, sample and hold

circuit 7, and
integration circuit 4 to a differential amplifier 5 as the
voltage
corresponding to the output level. The voltage is compared
with a reference
voltage A, a difference voltage is amplified by the
amplifier 5, and outputted.
On the other hand, the secondary output signal of the
coupler 2 is inputted
through the detector circuit 3, sample and hold circuit 8,
and differentiation
circuit 9 to a differential amplifier 10 as the voltage
corresponding to the
rising of a ramping characteristic. The difference voltage
between the voltage
and a reference voltage B is amplified by the amplifier 10,
added to the output
voltage of the amplifier 5 by an adder 11, and
feedback-processed to a power
amplifier 1 as a control voltage (e). The output signal
level (f) is
controlled by the voltage (e).

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁(J P)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-53919

(43)公開日 平成6年(1994)2月25日

(51)Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 J 3/00

H 8843-5K

H 0 4 B 7/15

8226-5K

H 0 4 B 7/ 15

Z

審査請求 未請求 請求項の数1(全 7 頁)

(21)出願番号 特願平4-225109

(22)出願日 平成4年(1992)7月31日

(71)出願人 000006633

京セラ株式会社

京都府京都市山科区東野北井ノ上町5番地の22

(72)発明者 米田 裕彦

東京都世田谷区玉川台2-14-9 京セラ株式会社東京用貨事業所内

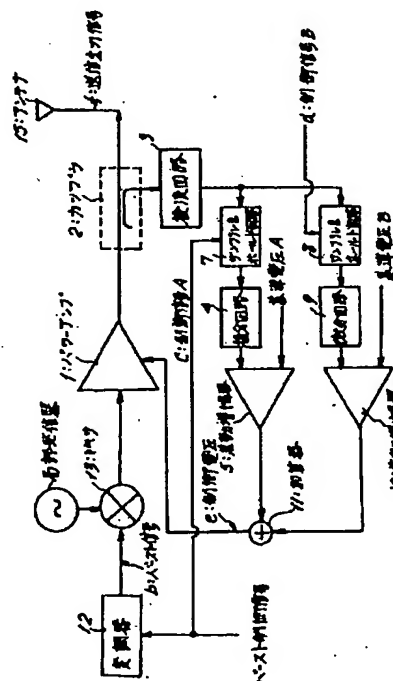
(74)代理人 弁理士 熊谷 隆 (外1名)

(54)【発明の名称】 TDMA送信機の送信出力自動制御装置

(57)【要約】

【目的】 TDMA送信機のバースト信号のランピング特性を正確に制御し送信スペクトラムの広がりを抑えた送信出力自動制御装置を提供すること。

【構成】 TDMA方式送信機の送信出力信号の一部取り出すカップラを設け、2次出力側に検波回路3を通してサンプル&ホールド回路7、積分回路4、差動増幅器5から成る回路と、サンプル&ホールド回路8、微分回路9、差動増幅器10から成る回路を設け、前記サンプル&ホールド回路7はランピング時を除くバースト信号ON時のみサンプル動作を行うことでバースト出力信号ON時の平均値を求め基準電圧と比較し差電圧を求め、またサンプル&ホールド回路8ではバースト出力信号の立ち上がり時のみサンプル動作し、バースト出力信号の立ち上がり勾配に対応する電圧値を求め基準電圧Bと比較し差電圧を求め、両方の電圧を加算し制御電圧としてパワーアンプにフィードバックする。



本発明の送信出力自動制御装置の構成例を示すブロック図

BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】 変調手段と増幅調整手段等から構成され、バースト制御信号で制御されるTDMA送信機の送信出力自動制御装置において、

送信出力信号の一部を取り出す結合器を設け、その2次出力側に制御信号により信号をサンプル及びホールドする第1のサンプル&ホールド回路と、第2のサンプル&ホールド回路と、第1の差動増幅器と、第2の差動増幅器を設け、

前記バースト制御信号で前記第1のサンプル&ホールド回路を制御しランピング時を除くバースト制御信号ON時のみサンプル動作を行い、OFF時にはホールド動作を行うことでバースト出力信号ON時の平均値を求め第1の差動増幅器で第1の基準電圧と比較し第1の差電圧を求め、

第2のサンプル&ホールド回路ではバースト制御信号のランピング特性による立ち上がり時のみサンプル動作し、バースト制御信号の立ち上がり勾配に対応する電圧値を求め第2の差動増幅器で第2の基準電圧と比較し第2の差電圧を求め、前記平均値より求めた第1の差電圧と加算し、制御電圧として前記増幅調整手段にフィードバックしTDMA送信機の出力信号レベルを制御する手段を設けたことを特徴とするTDMA送信機の送信出力自動制御装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、TDMA (Time Division Multiple Access: 時分割多重アクセス) 方式の通信システムにおける送信出力レベルの自動制御 (APC: Automatic Power Control) に関するものである。

【0002】

【従来技術】図3～図5はそれぞれ従来の送信出力自動制御装置 (APC) の構成例を示すブロック図である。図示するように入力信号は変調器12で変調されミキサ13で局部発信器14の出力信号と合成されパワーアンプ1に入力される。図4の構成例と図5の構成例では電圧制御減衰器6を通してパワーアンプ1に入力される。更にパワーアンプ1からカップラ2 (方向性結合器) を通しアンテナ15から電波として出力される。

【0003】カップラ2の2次出力信号は検波回路3、積分回路4により送信出力レベルに応じた電圧として差動増幅器5に入力される。この電圧は基準電圧と比較され、差電圧は差動増幅器5で増幅され制御電圧eとして図3の構成例ではパワーアンプ1の利得制御端子に、図4の構成例と図5の構成例では電圧制御減衰器6の制御端子を通してフィードバックされる。この制御電圧eで送信出力信号レベルfは基準電圧に応じて一定になるように自動制御される。

【0004】上記の送信出力自動制御装置 (APC) で時分割多重アクセス (TDMA: Time Division Multiplexing)

2

Access) 方式によるバースト送信を行う場合を説明する。TDMA動作の場合は、バースト信号bがOFF状態の時、パワーアンプ1、又は電圧制御減衰器6には送信出力信号fの出力レベルが最大出力になるように制御電圧eが与えられる。

【0005】TDMA通信方式の場合、通常、送信出力信号fがバーストスイッチングされることにより、スペクトラムが広がり他の送信チャネルや自局の受信チャネルに悪影響をおよぼさないように、変調器12の出力点で図6のバースト信号bに示すように直線的な勾配を持ったランピング (立ち上がり、立ち下がり) 特性を持たせている。

【0006】

【発明が解決しようとする課題】しかしながら、このようなランピング特性を持つ信号を上記の送信出力自動制御装置に入力すると、バースト信号ON状態になると、積分回路の時定数やループの応答速度などによる時間遅れの為、送信出力レベルが各バースト立ち上がりごとに安定せず、図6に示すような制御電圧eとなり、乱れた波形の送信出力信号fが出力される。その結果、送信出力スペクトラムが広がり、他の送信チャネルや自局の受信チャネルに悪影響をおよぼすと云う問題点があった。

【0007】本発明は上述の点に鑑みてなされたもので、上記問題点を除去し、TDMA送信機のバースト信号のランピング特性を正確に制御し送信スペクトラムの広がりを抑えた送信出力自動制御装置を提供することを目的とする。

【0008】

【課題を解決するための手段】上記課題を解決するため本発明は、図1に示すように変調器12、パワーアンプ1等から構成されるTDMA方式の通信システム送信機において、送信出力信号の一部を取り出すカップラ (方向性結合器) 2を設け、その2次出力側に検波回路3を通してサンプル&ホールド回路7、積分回路4、差動増幅器5を介して出力する回路と、サンプル&ホールド回路8、微分回路9、差動増幅器10を介して出力する回路を設ける。

【0009】バースト制御信号で前記サンプル&ホールド回路7を制御しランピング時を除くバースト信号ON時のみサンプル動作を行い、OFF時にはホールド動作を行うことでバースト出力信号ON時の平均値を求め差動増幅器5で基準電圧と比較し差電圧を求め、サンプル&ホールド回路8ではバースト出力信号のランピング特性による立ち上がり時のみサンプル動作し、バースト出力信号の立ち上がり勾配に対応する電圧値を求め差動増幅器10で基準電圧Bと比較し差電圧を求め、前記平均値より求めた差電圧を加算器11で加算し、制御電圧eとしてパワーアンプ1にフィードバックしたことを特徴とする。

【0010】

【作用】本発明では、上記手段によりTDMA送信機がON状態になっている間の送信出力レベルの平均値に相当する電圧値をサンプリングし、TDMA送信機がOFF状態になっている間、この電圧値をホールドし、差動増幅器5により基準電圧Aとの比較を行っている。その為、制御電圧eは一定となり送信出力レベルを安定して制御できる。またサンプル&ホールド回路8、微分回路9によりこのランピングの微分値を検出し、所定の送信レベルから決定される既知のランピング微分値を基準電圧Bとして与え、差動増幅器10により基準微分値との差分が検出される。この差電圧も制御電圧eに加算されるのでバースト出力信号のランピング特性による立ち上がりも正確に制御される。

【0011】

【実施例】以下本発明の一実施例を図面に基づいて詳細に説明する。図1は本発明の送信出力自動制御装置の構成例を示す図である。図示するように本装置は、パワーアンプ1、カップラ2（方向性結合器）、検波回路3、積分回路4、差動増幅器5、サンプル&ホールド回路7、サンプル&ホールド回路8、微分回路9、差動増幅器10、加算器11、変調器12、ミキサ13、局部発振器14、アンテナ15で構成される。

【0012】図示するように入力信号は変調器12で変調され、出力信号はミキサ13で局部発振器14の出力信号と合成されパワーアンプ1に入力される。更にパワーアンプ1からカップラ2を通しアンテナ15から電波として出力される。

【0013】カップラ2の2次出力信号は検波回路3、サンプル&ホールド回路7、積分回路4により送信出力レベルに応じた電圧として差動増幅器5に入力される。この電圧は基準電圧Aと比較され、差電圧は差動増幅器5で増幅され出力される。一方カップラ2の2次出力信号は検波回路3、サンプル&ホールド回路8、微分回路9によりランピング特性の立ち上がりに応じた電圧として差動増幅器10に入力される。

【0014】この電圧は基準電圧Bと比較され、差電圧は差動増幅器10で増幅され出力され、前記差動増幅器5の出力電圧と加算器11で加算され、制御電圧eとして、パワーアンプ1の利得制御端子にフィードバックされる。この制御電圧eで送信出力信号レベルfは制御される。

【0015】従来技術において欠点であったTDMA方式の通信システムでバースト信号のランピング時の自動制御動作を安定に且つ正確に制御するために、バースト信号状態によりその動作タイミングが制御される積分回路4のサンプル&ホールド回路7、及び微分回路9のサンプル&ホールド回路8、更に加算器11を付加したものである。

【0016】サンプル&ホールド回路7は、図7に示す

ように制御信号A(c)によってバースト信号(b)がランピング時を除くON状態時にサンプル動作を行い、バースト信号(b)がOFF状態時にはホールド動作を行う。即ちTDMA送信機がON状態になっている間の送信出力レベルの平均値に相当する電圧値をサンプリングし、TDMA送信機がOFF状態になっている間、この電圧値をホールドし、差動増幅器5により基準電圧Aとの比較を行っている。その為、制御電圧(e)が一定となりバースト信号(b)がOFF状態時の送信出力レベルに影響されず、バースト信号(b)のON状態時のレベルで送信出力レベルを制御できる。

【0017】しかし、この積分サンプル&ホールド回路7だけでは連続した同一レベルのバースト信号では効果があるが、送信開始時の第1バースト立上り時、或いはバースト信号送信中における送信出力レベル変更直後の第1バースト立ち上がり時においては、応答時間の遅れにより所定の出力レベルに落ち着くまでに時間がかかる。

【0018】そこで更に図1に示すようにサンプル&ホールド回路8、微分回路9、差動増幅器10の回路を付加する。サンプル&ホールド回路8は、図7に示すように制御信号B(d)によりバースト信号立ち上がりランピング特性の区間だけサンプル動作を行い、それ以外の区分ではホールド動作を行う。各バースト信号は送信スペクトラムの広がりを防ぐため直線的なランピング特性を持っている。

【0019】図8はバースト信号のランピング特性とその微分値を示す図である。図示するように理想的な勾配をもつランピング特性は、送信出力レベルに応じて一義的に決定される。従って、送信開始時あるいは送信中における送信出力レベル変更前であってもランピングの微分値は既知の値として基準電圧Bに設定することが出来る。

【0020】サンプル&ホールド回路8、微分回路9によりこのランピングの微分値を検出し、希望送信レベルから決定される既知のランピング微分値を基準電圧Bとして与え、差動増幅器10により基準微分値との差分が検出される。差動増幅器5及び差動増幅器10の出力信号は加算器11により加算され線形パワーアンプ1の利得制御端子にフィードバックされる。尚、電圧制御減衰器6はミキサ13とパワーアンプ1の間のRF周波数帯に設置されていてもよい。

【0021】図2は本発明の送信出力自動制御装置の他の構成例を示す図である。図2の送信出力自動制御装置が図1のそれと相違する点は、図2においては変調器12とミキサ13の間に制御電圧減衰器6を設け、差動増幅器5及び差動増幅器10の出力信号は加算器11により加算され、該制御電圧減衰器6の利得制御端子にフィードバックされる点であり、その他の構成及び動作は図1の送信出力自動制御装置と略同一であるから、その説

明は省略する。

【0022】以上の構成により、送信開始時の第1バーストあるいは送信出力レベル変更直後の第1バースト立ち上がりの場合には、微分回路9とサンプル&ホールド回路8の動作により、ランピング特性を悪化させることなく制御動作を行う。それ以外の場合は積分回路4とサンプル&ホールド回路7の動作によりスムーズに且つ正確な送信電力自動制御動作を行わせることが出来る。

【0023】

【発明の効果】以上、詳細に説明したように本発明によれば、下記のような効果が期待される。TDMA方式の通信システムの送信機において、従来技術では各バースト信号の立ち上がりごとに不安定、且つ不正確であった制御動作を安定且つ正確に行うことができ、送信出力スペクトラムの広がりを抑え、他の送信チャネルや自局の受信チャネルに悪影響を与えることは無くなる。

【図面の簡単な説明】

【図1】本発明の送信出力自動制御装置の構成例1を示すブロック図である。

【図2】本発明の送信出力自動制御装置の構成例2を示すブロック図である。

【図3】従来の送信出力自動制御装置の構成例1を示すブロック図である。

【図4】従来の送信出力自動制御装置の構成例2を示すブロック図である。

【図5】従来の送信出力自動制御装置の構成例3を示すブロック図である。

【図6】従来の送信出力自動制御装置の各部信号のタイミングチャートを示す図である。

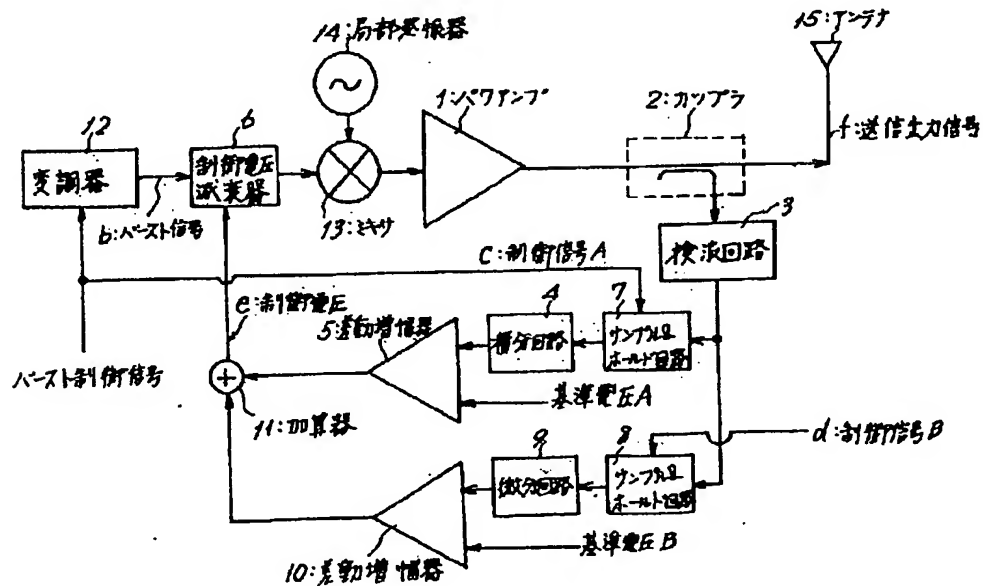
【図7】本発明による送信出力自動制御装置の各部信号のタイミングチャートを示す図である。

【図8】バースト信号のランピング特性とその微分値を示す図である。

【符号の説明】

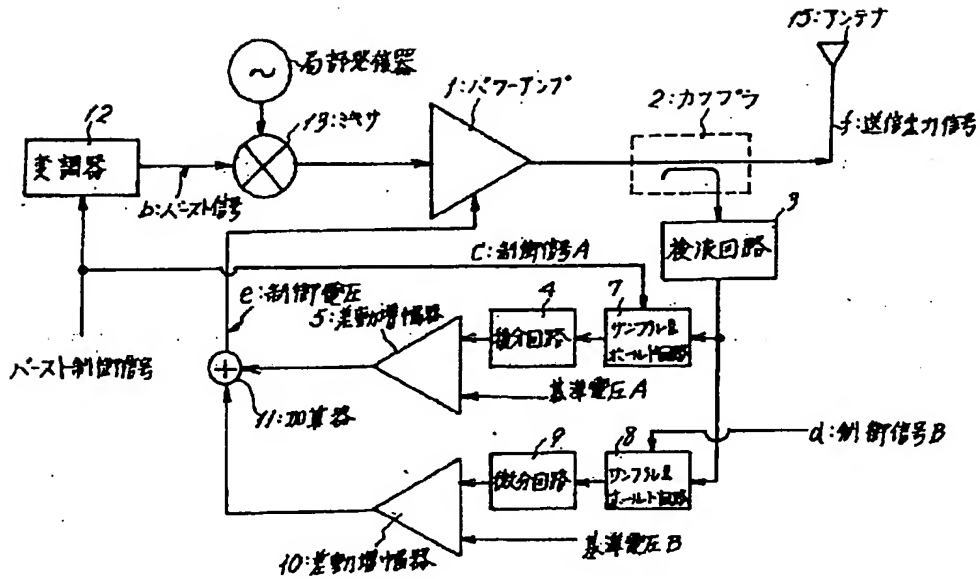
1	パワーアンプ
2	カップラ（方向性結合器）
3	検波回路
4	積分回路
5	差動増幅器
6	制御電圧減衰器
7	サンプル&ホールド回路
8	サンプル&ホールド回路
9	微分回路
10	差動増幅器
11	加算器
12	変調器
13	ミキサ
14	局部発振器
15	アンテナ

【図2】



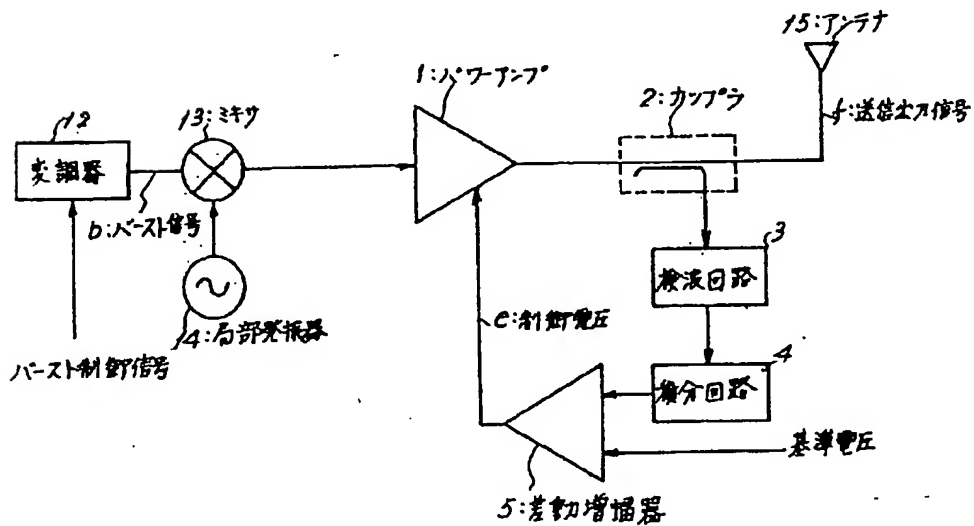
本発明の送信出力自動制御装置の構成例2を示すブロック図

【図1】



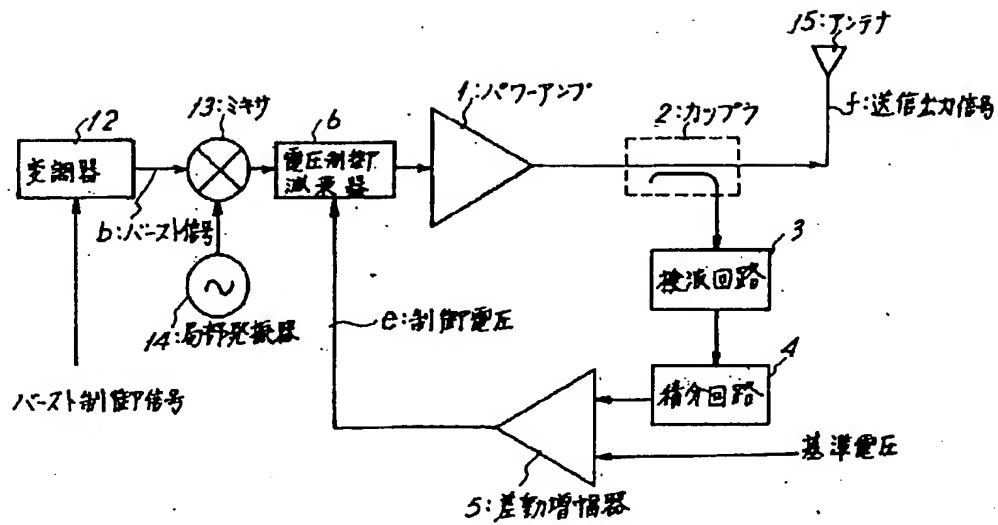
本発明の送信電力自動制御装置の構成例を示すブロック図

【図3】



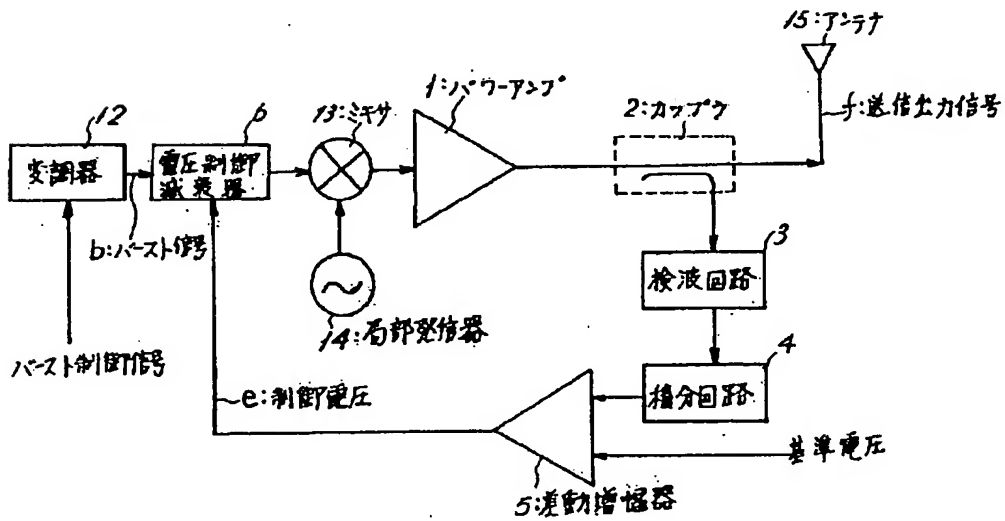
従来の送信電力自動制御装置の構成例1を示すブロック図

【図4】



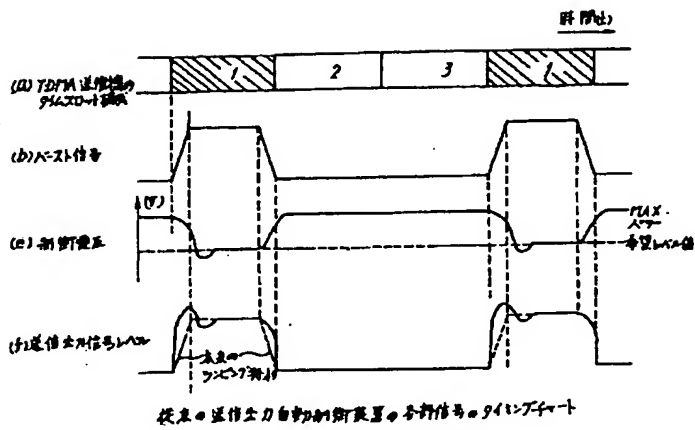
従来の送信電力自動制御装置の構成例2を示すブロック図

【図5】

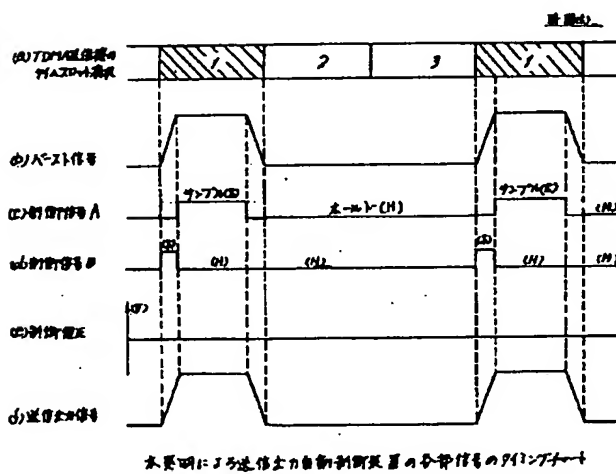


従来の送信電力自動制御装置の構成例3を示すブロック図

【図6】



【図7】



【図8】

